

日 本 国 特 許 庁

PATENT OFFICE  
JAPANESE GOVERNMENT

J-525 U.S. PTO  
09/260257  
03/02/99

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1998年 3月 5日

出 願 番 号

Application Number:

平成10年特許願第053254号

出 願 人

Applicant (s):

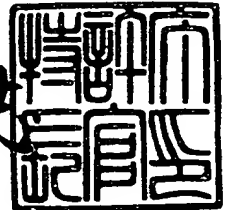
富士通株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

1998年 7月31日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志



出証番号 出証特平10-306075

#4, S, HOOVER  
8/3/99

THE UNITED STATES PATENT AND TRADEMARK OFFICE

jc525 U.S. PTO  
09/260257  
03/02/99

In re the Application of: Masafumi TSUTSUI et al.

Filed : Concurrently herewith

For : INTERFERENCE CANCELLER DEVICE AND RADIO COMMUNICATION  
DEVICE

Serial No.: Concurrently herewith

March 2, 1999

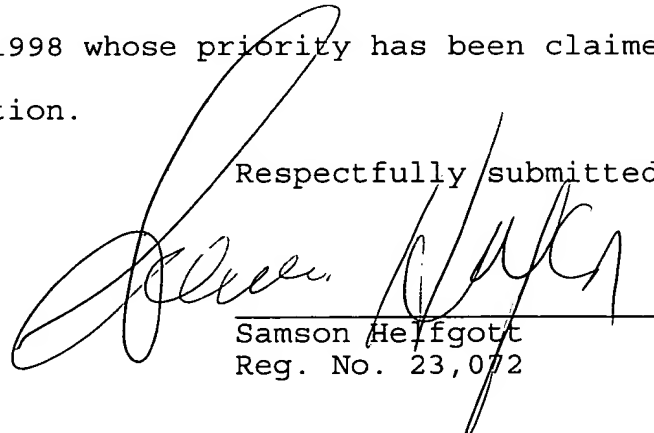
Assistant Commissioner of Patents  
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

S I R:

Attached herewith is Japanese patent application No.  
10-053254 of March 5, 1998 whose priority has been claimed  
in the present application.

Respectfully submitted



Samson Helfgott  
Reg. No. 23,072

HELFGOTT & KARAS, P.C.  
60th FLOOR  
EMPIRE STATE BUILDING  
NEW YORK, NY 10118  
DOCKET NO.: FUJI15.641  
LHH:priority

Filed Via Express Mail

Rec. No. EH36675233SUS  
On March 2, 1999  
By [Signature]

Any fee due as a result of this paper, not covered by an  
enclosed check may be charged on Deposit Acct. No. 08-  
1634.

【書類名】 特許願

【整理番号】 9800315

【提出日】 平成10年 3月 5日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 7/216  
H04B 7/26

【発明の名称】 干渉キャンセラ装置及び無線通信装置

【請求項の数】 8

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 筒井 正文

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 田中 良紀

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 小早川 周磁

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100072833

【弁理士】

【氏名又は名称】 柏谷 昭司

【代理人】

【識別番号】 100075890

【弁理士】

【氏名又は名称】 渡邊 弘一

【代理人】

【識別番号】 100105337

【弁理士】

【氏名又は名称】 眞鍋 潔

【手数料の表示】

【予納台帳番号】 012612

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704249

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 干渉キャンセラ装置及び無線通信装置

【特許請求の範囲】

【請求項 1】 少なくとも低速チャネルと高速チャネルとを含むマルチレート伝送を行う DS-CDMA 通信システムに於ける干渉キャンセラ装置に於いて

アレーアンテナ素子対応の受信信号を入力して前記高速チャネルの干渉レプリカを生成する高速チャネル用のアレーアンテナ干渉レプリカ生成ユニットと、

前記アレーアンテナ素子による受信信号から前記アレーアンテナ干渉レプリカ生成ユニットにより生成した干渉レプリカを減算して、前記高速チャネルによる干渉を除去した干渉除去信号を出力する加算器とを含む構成を有する

ことを特徴とする干渉キャンセラ装置。

【請求項 2】 受信信号の遅延プロファイルを基にパス検出を行ってフィンガ部の割当てを行うサーチャを有し、該サーチャは、前記低速チャネルのパス検出時の閾値を記憶するメモリと、該メモリに記憶された前記低速チャネルのパス検出用の閾値を用いて前記高速チャネルのパス検出を行い、検出されたパスに対応して前記フィンガ部の割当てを行うパス検出部とを有することを特徴とする請求項 1 記載の干渉キャンセラ装置。

【請求項 3】 アレーアンテナ素子による受信信号を入力する干渉キャンセラ装置と、該干渉キャンセラ装置による干渉除去信号を入力して復調する受信機とを含む DS-CDMA 通信システムに於ける無線通信装置に於いて、

前記干渉キャンセラ装置は、高速チャネル対応のアレーアンテナ干渉レプリカ生成ユニットと、該アレーアンテナ干渉レプリカ生成ユニットからの干渉レプリカを前記アレーアンテナ素子による受信信号から減算した干渉除去信号を出力する加算器とを含む構成を有し、

前記受信機は、前記干渉除去信号を入力して復調する構成を有する

ことを特徴とする無線通信装置。

【請求項 4】 前記アレーアンテナ素子の少なくとも一つのアンテナ素子による受信信号の遅延プロファイルを基にパス検出を行ってフィンガ部の割当てを

行うサーチャを有し、該サーチャは、低速チャネルのパス検出時の閾値を記憶するメモリと、高速チャネルのパス検出時に前記メモリに記憶された前記低速チャネルのパス検出用の閾値を用いて前記高速チャネルのパス検出を行い、検出されたパス対応に前記フィンガ部の割当てを行うパス検出部とを備えていることを特徴とする前記請求項3記載の無線通信装置。

【請求項5】 前記干渉キャンセラ装置は、前記アレーアンテナ素子対応の受信信号を入力する高速チャネル対応のアレーアンテナ干渉レプリカ生成ユニットと、該アレーアンテナ干渉レプリカ生成ユニットからの干渉レプリカを前記アレーアンテナ素子対応の受信信号から減算した干渉除去信号を出力する加算器とを含み、前記受信機は、前記アレーアンテナ素子対応の前記干渉除去信号を用いてビームフォーミングを行って復調する構成を有することを特徴とする請求項3又は4記載の無線通信装置。

【請求項6】 前記干渉キャンセラ装置は、前記アレーアンテナ素子対応の受信信号から前記高速チャネル対応の干渉レプリカとシンボルレプリカとを出力するアレーアンテナ干渉レプリカ生成ユニットと、該アレーアンテナ干渉レプリカ生成ユニットからの干渉レプリカを前記アレーアンテナ素子対応の受信信号から減算した干渉除去信号を出力する加算器とを含み、低速チャネル対応の受信機は、前記アレーアンテナ素子対応の干渉除去信号を用いビームフォーミングを行って復調する構成を有し、高速チャネル対応の受信機は、前記アレーアンテナ素子対応の干渉除去信号と前記シンボルレプリカとを用いて復調する構成を有することを特徴とする請求項3又は4記載の無線通信装置。

【請求項7】 前記干渉キャンセラ装置は、前記アレーアンテナ素子対応の受信信号を入力して干渉レプリカを生成出力する高速チャネル対応のアレーアンテナ干渉レプリカ生成ユニットと、該アレーアンテナ干渉レプリカ生成ユニットからの干渉レプリカを前記アレーアンテナ素子の一つの素子による受信信号から減算した干渉除去信号を出力して、低速チャネル対応の受信機に入力する加算器とを含む構成を有することを特徴とする請求項3又は4記載の無線通信装置。

【請求項8】 前記干渉キャンセラ装置は、前記アレーアンテナ素子対応の受信信号を入力して干渉レプリカとシンボルレプリカとを出力する高速チャネル

対応のアレーアンテナ干渉レプリカ生成ユニットと、該アレーアンテナ干渉レプリカ生成ユニットからの干渉レプリカを前記アレーアンテナ素子の一つの素子による受信信号から減算した干渉除去信号を出力する加算器とを含み、低速チャネル対応の受信機は、前記干渉除去信号を用いて復調する構成を有し、高速チャネル対応の受信機は、前記干渉除去信号と前記シンボルレプリカとを用いて復調する構成を有することを特徴とする請求項 3 又は 4 記載の無線通信装置。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、DS-CDMA (Direct Sequence Code Division Multiple Access ; 直接スペクトル拡散符号分割多元接続) 方式に於けるアレーアンテナを用いた干渉キャンセラ装置及びこの干渉キャンセラ装置を用いた無線通信装置に関する。

##### 【0002】

DS-CDMA方式に於いて、複数種類の伝送レートを含むマルチレート伝送システムが知られている。又チャネル間の干渉によってチャネル容量が制約を受けるので、この干渉を除去する干渉キャンセラ装置を設けることになる。又アレーアンテナを設けてビーム形成を行うと、空間の分離による干渉の低減並びにアンテナ利得の向上により送信電力の低減を図る構成も提案されている。又マルチパスに対応したレイク受信システムも知られている。前述のような各種の手段を組合せる構成も考えられる。その場合に於いて、特性を改善すると共に経済的な構成とすることが必要となる。

##### 【0003】

#### 【従来の技術】

図10は従来例の干渉キャンセラ装置の要部説明図であり、第1ステージと第2ステージと最終ステージとを含むマルチステージ・パラレル構成の場合を示す。同図に於いて、101はアンテナ、102-1, 102-2は遅延回路(DL)、103-11~103-1k~103-21~103-2kは干渉レプリカ生成ユニット(ICU)、104-1, 104-2は加算器、105-1~10

5-k はユーザ対応の受信機を示す。なお、第1ステージのみ或いは更に多数のステージ構成とすることも可能である。又移動無線通信システムに於ける送信部は、誤り訂正符号化等を行う符号化部と、QPSK等の変調方式の変調部と、拡散復調部とを含み、これに対する受信部は、逆拡散による拡散復調部と、QPSK等の変調波を復調する復調部と、誤り訂正等を行う復号化部とを含む構成が一般的である。

## 【0004】

第1ステージでは、ユーザチャネル対応の干渉レプリカ生成ユニット103-11~103-1kに受信信号が入力され、シンボルレプリカSBと干渉レプリカdとを出力する。そして、遅延回路102-1を介した受信信号から干渉レプリカdを加算器104-1に於いて減算し、誤差信号eとして第2ステージに加える。

## 【0005】

第2ステージでは、干渉レプリカ生成ユニット103-21~103-2kに、第1ステージからの誤差信号eと、干渉レプリカ生成ユニット103-11~103-1kからのシンボルレプリカSBとを入力し、シンボルレプリカSBと干渉レプリカdとを出力し、遅延回路104-2を介した第1ステージの誤差信号eから干渉レプリカdを加算器104-2に於いて減算し、誤差信号eとして最終ステージの受信機105-1~105-kに加える。ユーザチャネル対応の受信機104-1~105-kは、第2ステージからの誤差信号eとシンボルレプリカSBとを基に復調処理して受信出力する。

## 【0006】

図11は従来例の干渉レプリカ生成ユニットの説明図であり、103は図10に於ける各ステージの干渉レプリカ生成ユニット、111は逆拡散処理部、112は再拡散処理部、113は逆拡散部、114は加算器、115はチャネル推定部、116は乗算器、117, 119は合成部( $\Sigma$ )、118は判定部、120は乗算器、121は加算器、122は再拡散部である。

## 【0007】

逆拡散処理部111及び再拡散処理部112は、受信信号の伝搬経路が反射等



により複数となるから、そのパス数に対応して複数並列的に設けられている。逆拡散処理部 111 は、受信信号又は前ステージの誤差信号  $e$  と、前ステージのシンボルレプリカ  $SB$ （第 1 ステージの場合は零）とが入力される。逆拡散部 113 は、受信信号又は誤差信号  $e$  を拡散コードにより逆拡散して復調する。この復調信号に前ステージのシンボルレプリカ  $SB$  を加算器 114 により加算し、チャンネル推定部 115 と乗算器 116 とに入力する。チャンネル推定部 115 はチャンネル推定値を乗算器 116, 120 に入力する。

## 【0008】

この場合、パイロットシンボル等の既知のシンボルを  $Z$ （複素数）とし、パスの伝搬特性を  $\epsilon$ （複素数）とすると、受信されるシンボルは  $Z \cdot \epsilon$  として表すことができる。そこで、既知のシンボル  $Z$  の複素共役  $Z^*$  を乗算して  $|Z|^2 \cdot \epsilon$  を算出する。前述のように、シンボル  $Z$  は既知の値であるから、パスの伝搬特性  $\epsilon$  を求めることができ、この伝搬特性  $\epsilon$  の平均値を求めてチャンネル推定値  $\hat{\epsilon}$  とするものである。

## 【0009】

このチャンネル推定値  $\hat{\epsilon}$  の複素共役（\*印で示す）を乗算器 116 に入力して、加算器 114 の出力信号に乘算し、伝送経路による位相差を補正して、合成器 117 により、パスダイバーシティ合成して出力する。

## 【0010】

合成器 117 の合成出力信号は判定部 118 により閾値と比較してデータを仮判定出力する。再拡散処理部 112 は、判定部 118 の判定出力信号にチャンネル推定部 115 のチャンネル推定値を乗算器 120 に於いて乗算し、パス毎のシンボルレプリカ  $SB$  として、次のステージに送出する。又加算器 121 に於いて、このステージのシンボルレプリカと前ステージのシンボルレプリカ  $SB$  との差分を出力し、再拡散部 122 により拡散コードで再拡散し、合成部 119 によりパス対応の再拡散信号を合成して次ステージへの干渉レプリカ  $d$  とする。

## 【0011】

最終ステージの受信機 105-1 ~ 105-k は、干渉レプリカ生成ユニット 103 の再拡散処理部 112 を省略し、復調器を設けた構成に相当し、復調出力

信号は、基地局に接続したネットワーク（図示せず）に送出することになる。

#### 【0012】

図12は従来例のアダプティブアレー受信装置の説明図であり、(A)はアレーアンテナ素子131-1～131-mとユーザ対応のアダプティブアレー受信機132-1～132-k（AA受信機）とからなる受信装置を示し、(B)はその中のアダプティブアレー受信機132の要部を示す。(B)に於いて、133は逆拡散処理部、134-1～134-mは逆拡散部、135-1～135-mは乗算器、136は重み付け制御部、137、138は加算器、139はチャネル推定部、140、141は乗算器、142は合成器( $\Sigma$ )、143は判定部である。

#### 【0013】

逆拡散処理部133の逆拡散部134-1～134-mは、アレーアンテナ素子131-1～131-m対応に設けられ、図示を省略した拡散コード発生部からの拡散コードにより逆拡散し、乗算器135-1～135-mと重み付け制御部136とに入力する。重み付け制御部136は、例えば、隣接する逆拡散部134-1～134-mの出力信号と加算器138の出力信号とを基に重み係数を算出する構成を有する。

#### 【0014】

この重み係数（複素数）は、アレーアンテナに対する電波の到来方向に従った値となり、乗算器135-1～135-mに於いて逆拡散出力信号に乗算することにより、位相を合わせた状態として加算器137により加算し（ビームフォーミング処理し）、前述の干渉レプリカ生成ユニット103の逆拡散処理部111と同様に、チャネル推定部139によりパスのチャネル推定値を求め、乗算器140に於いて加算器137の加算出力信号（逆拡散出力信号）にチャネル推定値（複素共役）を乗算して合成器142に入力する。

#### 【0015】

合成器142の合成出力信号を判定部143に入力して閾値との比較によるデータ判定を行い、この判定出力信号とチャネル推定値とを乗算器141に於いて乗算して、加算器137の出力信号に対応する信号とし、乗算器141からの乗

算出力信号と加算器 137 からの出力信号とを加算器 138 に入力して差分を求め、その差分を前述のように重み付け制御部 136 に入力し、加算器 137 に於いて最適合成するように、重み付け制御部 136 から重み係数を出力する。

## 【0016】

図 13 は従来例の RAKE 受信装置の説明図であり、151 はアンテナ、152 はフィンガ部で、複数設けられている。又 153 はサーチャ、154 は合成器 ( $\Sigma$ )、155 は判定部、156 は逆拡散部、157 は乗算器、158 は拡散コード出力部、159 はダンプリフィルタ、160 は遅延調整部 ( $\tau$ )、161 はチャネル推定部、162 は乗算器、163 は整合フィルタ、164 は平均化部、165 は遅延プロファイル用のメモリ (RAM)、166 はフィンガ割当てを行うパス検出部である。

## 【0017】

RAKE 受信装置は、サーチャ 153 によって求めた遅延プロファイルに従って、複数のフィンガ部 152 をパス対応に割当ててもので、サーチャ 153 は、整合フィルタ 163 の出力信号を平均化部 164 により平均化して得られた遅延プロファイルをメモリ 165 に格納し、パス検出部 166 によりパスの判定を行うものであり、例えば、図 14 に示す遅延プロファイルが得られた場合、パス検出部 166 は、閾値 TH1 と受信レベルとを比較し、閾値 TH1 を超える受信レベルをパス P1, P2, P3 とし、それぞれのパス P1, P2, P3 を第 1, 第 2, 第 3 のフィンガ部 152 に割当てて。

## 【0018】

この割当ては、パス P1, P2, P3 の位相差に従って遅延調整部 160 の遅延時間の制御を行うと共に、パス P1, P2, P3 に対応したタイミングで拡散コード出力部 158 にスタート信号を加えて、受信信号に対する逆拡散処理を開始させる。それによって、遅延プロファイルによるパス P1, P2, P3 を介した受信信号を合成することにより、受信感度を向上することができる。

## 【0019】

## 【発明が解決しようとする課題】

前述のように、DS-SSDMA 方式の無線通信装置に於いては、干渉キャンセ

ラ装置を設けて、他のチャネルによる干渉を除去し、受信特性を改善する構成が知られており、又DS-CDMA方式の無線通信装置にアレーアンテナを用いて、電波の到来方向に対応して合成するアダプティブアレー受信装置により、受信特性を改善する構成が知られている。

#### 【0020】

又単に、DS-CDMA方式にアレーアンテナを設けてアダプティブアレー受信装置の構成を適用したとすると、構成が複雑化して、システムのコストが上昇する問題がある。特に、伝送レートの高い高速チャネルと、伝送レートの低い低速チャネルとを混在して無線通信を行うDS-CDMA方式に於いては、高速チャネルの送信電力が大きいことにより、システム構成が一層複雑化する問題がある。

本発明は、特に干渉キャンセラ装置の構成を簡単化し、無線通信装置のコストダウンを図ることを目的とする。

#### 【0021】

##### 【課題を解決するための手段】

本発明の干渉キャンセラ装置は、(1)少なくとも低速チャネルと高速チャネルとを含むマルチレート伝送を行うDS-CDMA通信システムに於ける干渉キャンセラ装置であって、アレーアンテナ素子1-1~1-m対応の受信信号を入力して高速チャネルの干渉レプリカを生成する高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット5と、アレーアンテナ素子1-1~1-mによる受信信号から前記アレーアンテナ干渉レプリカ生成ユニット5により生成した干渉レプリカを減算して、高速チャネルによる干渉を除去した干渉除去信号を出力する加算器6とを含む構成を有する。即ち、送信電力の大きい高速チャネルによる干渉を除去し、低速チャネル用の干渉レプリカ生成ユニットを省略しても、低速チャネルの伝送品質の劣化を防止することができる。

#### 【0022】

又(2)干渉キャンセラ装置に於いて、受信信号の遅延プロファイルを基にパス検出を行ってフィンガ部の割当てを行うサーチャを有し、このサーチャは、低速チャネルのパス検出時の閾値を記憶するメモリと、このメモリに記憶された低

速チャンネルのパス検出用の閾値を用いて前記高速チャンネルのパス検出を行い、検出されたパスに対応して前記フィンガ部の割当てを行うパス検出部とを有する構成とすることができる。

## 【0023】

又(3)本発明の無線通信装置は、アレーアンテナ素子 $1-1 \sim 1-m$ による受信信号を入力する干渉キャンセラ装置3と、この干渉キャンセラ装置3による干渉除去信号を入力して復調する受信機 $4-1 \sim 4-k$ とを含むDS-SSMA通信システムに於ける無線通信装置であって、干渉キャンセラ装置3は、高速チャンネル対応のアレーアンテナ干渉レプリカ生成ユニット5と、このアレーアンテナ干渉レプリカ生成ユニット5からの干渉レプリカをアレーアンテナ素子による受信信号から減算した干渉除去信号を出力して受信機 $4-1 \sim 4-k$ に入力する加算器6とを含む構成を有するものである。

## 【0024】

又(4)無線通信装置に於いて、アレーアンテナ素子 $1-1 \sim 1-m$ の少なくとも一つのアンテナ素子による受信信号の遅延プロファイルを基にパス検出を行ってフィンガ部の割当てを行うサーチャを有し、このサーチャは、低速チャンネルのパス検出時の閾値を記憶するメモリと、高速チャンネルのパス検出時に前記メモリに記憶された低速チャンネルのパス検出用の閾値を用いて、高速チャンネルのパス検出を行い、検出されたパス対応に前記フィンガ部の割当てを行うパス検出部とを備えている。

## 【0025】

又(5)無線通信装置に於ける干渉キャンセラ装置3は、アレーアンテナ素子 $1-1 \sim 1-m$ 対応の受信信号を入力する高速チャンネル対応のアレーアンテナ干渉レプリカ生成ユニット5と、このアレーアンテナ干渉レプリカ生成ユニット5からの干渉レプリカを、アレーアンテナ素子 $1-1 \sim 1-m$ 対応の受信信号から減算した干渉除去信号を出力する加算器6とを含み、受信機 $4-1 \sim 4-k$ は、アレーアンテナ素子 $1-1 \sim 1-m$ 対応の干渉除去信号を用いてビームフォーミングを行って復調する構成を有するものである。

## 【0026】

又(6) 無線通信装置に於ける干渉キャンセラ装置3は、アレーアンテナ素子1-1~1-m対応の受信信号から高速チャネル対応の干渉レプリカとシンボルレプリカとを出力するアレーアンテナ干渉レプリカ生成ユニット5と、このアレーアンテナ干渉レプリカ生成ユニット5からの干渉レプリカを、アレーアンテナ素子1-1~1-m対応の受信信号から減算した干渉除去信号を出力する加算器6とを含み、低速チャネル対応の受信機は、前記アレーアンテナ素子1-1~1-m対応の干渉除去信号を用いビームフォーミングを行って復調する構成を有し、高速チャネル対応の受信機は、前記アレーアンテナ素子1-1~1-m対応の干渉除去信号と前記シンボルレプリカとを用いて復調する構成を有するものである。

## 【0027】

又(7) 無線通信装置に於ける干渉キャンセラ装置3は、アレーアンテナ素子1-1~1-m対応の受信信号を入力して干渉レプリカを生成出力する高速チャネル対応のアレーアンテナ干渉レプリカ生成ユニット5と、このアレーアンテナ干渉レプリカ生成ユニット5からの干渉レプリカを、アレーアンテナ素子1-1~1-mの一つの素子による受信信号から減算した干渉除去信号を出力して、低速チャネル対応の受信機に入力する加算器6とを含む構成を有するものである。

## 【0028】

又(8) 無線通信装置に於ける干渉キャンセラ装置3は、アレーアンテナ素子1-1~1-m対応の受信信号を入力して干渉レプリカとシンボルレプリカとを出力する高速チャネル対応のアレーアンテナ干渉レプリカ生成ユニット5と、このアレーアンテナ干渉レプリカ生成ユニット5からの干渉レプリカを、アレーアンテナ素子1-1~1-mの一つの素子による受信信号から減算した干渉除去信号を出力する加算器6とを含み、低速チャネル対応の受信機は、干渉除去信号を用いて復調する構成を有し、高速チャネル対応の受信機は、干渉除去信号とシンボルレプリカとを用いて復調する構成を有するものである。

## 【0029】

## 【発明の実施の形態】

図1は本発明の実施の形態の無線通信装置の要部を示し、1-1~1-mはア

レーアンテナ素子、2は無線受信部、3は干渉キャンセラ装置、4-1~4-kはユーザ対応の受信機、5は高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット、6は受信信号から干渉レプリカを減算する為の加算器を示す。この場合、低速チャネルと高速チャネルとが混在してDS-CDMA方式に従って無線通信を行う基地局の受信部を示し、受信機は、低速チャネル対応と高速チャネル対応とを含み、図示を省略したネットワークに接続される。

## 【0030】

無線受信部2は、アレーアンテナ素子1-1~1-m対応に、低雑音増幅器、帯域フィルタ、周波数変換器、局部発振器、AD変換器等を含み、アレーアンテナ素子1-1~1-m対応の受信信号をデジタル信号に変換して干渉キャンセラ装置3に入力する。干渉キャンセラ装置3は、高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット5を含み、高速チャネルと低速チャネルとの混在する信号から高速チャネルの干渉レプリカを除去する構成を有するものである。

## 【0031】

高速チャネルの送信電力が大きいことにより、低速チャネルに対する干渉が大きくなるから、低速チャネルのユーザの受信信号に対する高速チャネルによる干渉を除去することによって、即ち、高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット5による干渉レプリカを用いて低速チャネルへの干渉分を除去することにより、低速チャネル対応の干渉レプリカ生成ユニットを設けることなく、低速チャネルの受信特性を改善することができる。

## 【0032】

図2は本発明の第1の実施の形態の干渉キャンセラ装置の要部説明図であり、1-1~1-mはアレーアンテナ素子、11-1~11-mは遅延回路(DL)、12-1~12-Lは、高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット(AAICU)、13-1~13-mは加算器を示し、無線受信部は簡略化の為に図示を省略している。

## 【0033】

アレーアンテナ素子1-1~1-m対応の受信信号をアレーアンテナ干渉レプリカ生成ユニット12-1~12-Lに入力し、各アレーアンテナ干渉レプリカ

生成ユニット 12-1~12-L からの高速チャネルの干渉レプリカを生成して加算器 13-1~13-m に入力し、遅延回路 11-1~11-m を介したアレーアンテナ 1-1~1-m 対応の受信信号から干渉レプリカを減算して、低速チャネルのユーザ受信機（図示を省略）に入力する。なお、第 1 ステージのみによる構成の場合を示すが、図 10 に示すように第 2 ステージを含むマルチステージ構成とすることも可能である。

## 【0034】

図 3 は本発明の第 1 の実施の形態に於ける干渉レプリカ生成ユニットの説明図であり、12 は、図 2 の高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット 12-1~12-L を示す。又 14 は逆拡散処理部、15 は再拡散処理部、16, 18-1~18-m は合成器 ( $\Sigma$ )、17 は判定部、21-1~21-m は逆拡散部、22-1~22-m は乗算器、23 は加算器、24, 25 は乗算器、26 は加算器、27 はチャネル推定部、28 は重み付け制御部、29 は乗算器、30-1~30-m は乗算器、31-1~31-m は再拡散部である。

## 【0035】

逆拡散処理部 14 及び再拡散処理部 15 は、従来例と同様にマルチパス対応に同一構成として複数設けられている。又逆拡散処理部 14 は、逆拡散部 21-1~21-m をアレーアンテナ素子対応に設け、各逆拡散部 21-1~21-m の逆拡散出力信号を乗算器 22-1~22-m と重み付け制御部 28 とに入力する。又重み付け制御部 28 に、加算器 23 の出力信号と乗算器 25 の出力信号との差分を、加算器 26 により求めて入力する。

## 【0036】

重み付け制御部 28 は、例えば、隣接する各逆拡散部 21-1~21-m の出力信号と、加算器 26 からの差分値とを基に重み係数を算出して、乗算器 22-1~22-m, 30-1~30-m に入力する。従って、逆拡散出力信号に重み係数を乗算器 22-1~22-m に於いて乗算し、位相を合わせた状態として加算器 23 により加算し、乗算器 24 とチャネル推定部 27 と加算器 26 とに入力する。

## 【0037】



チャンネル推定部 27 は、前述のように、既知のシンボルを用いてチャンネル推定値を求め、乗算器 24 にチャンネル推定値の複素共役（\*印で示す）を入力してパス対応の受信信号の位相を合わせて合成器 16 により合成し、判定部 17 により仮判定して、乗算器 25, 29 に入力する。なお、乗算器 25 への入力は、チャンネル推定値を求める際にも用いた既知シンボルの部分のみを用いても良い。

## 【0038】

再拡散処理部 15 に於いては、乗算器 29 により仮判定データにチャンネル推定値を乗算して元に戻した状態とし、乗算器 30-1 ~ 30-m により重み係数の複素共役（\*印で示す）を乗算して、恰も逆拡散部 21-1 ~ 21-m の拡散出力信号の状態に戻し、再拡散部 31-1 ~ 31-m により再拡散し、合成器 18-1 ~ 18-m によりパス対応の再拡散出力信号を合成して、干渉レプリカとする。又乗算器 29 の出力信号をアレーアンテナ合成後のシンボルレプリカ、乗算器 30-1 ~ 30-m の出力信号を各アンテナのシンボルレプリカとすることができる。

## 【0039】

又前述の再拡散処理部 15 を省略した構成は、例えば、図 12 に示すアダプティブアレー受信装置と同等な構成となる。本発明に於いては、再拡散処理部 15 を設けることにより、高速チャンネル対応のアレーアンテナ干渉レプリカ生成ユニット 12 を構成したもので、送信電力の大きい高速チャンネルによる低速チャンネルへの干渉を除去し、低速チャンネルの伝送品質を経済的な構成によって確保することができる。

## 【0040】

図 4 は本発明の実施の形態のサーチャの説明図であり、51 はアンテナ素子、52-1 ~ 52-5 は RAKE 受信機のフィンガ部、53 はサーチャ、54 は合成器、55 は判定部、56 は整合フィルタ、57 は平均化部、58 は遅延プロファイルを格納するメモリ（RAM）、59 はパス検出部、60 は低速チャンネルのパス検出の閾値を記憶するメモリ（RAM）、61 は逆拡散部、62 は乗算器、63 は拡散コード発生部、64 はダンプフィルタ、65 は遅延調整部（ $\tau$ ）、66 はチャンネル推定部、67 は乗算器であり、アンテナ素子 51 は、アレーアンテナ

ナの一つの素子を示し、このアンテナ素子 51 による受信信号をサーチャに入力する場合を示す。

## 【0041】

サーチャ 53 は、整合フィルタ 56、平均化部 57、遅延プロファイル格納用のメモリ 58、パス検出部 59 と共に、低速チャネルのパス検出用の閾値を記憶するメモリ 60 を備えている。又 RAKE 受信機のフィンガ部 52-1 ~ 52-5 は、5 フィンガ構成の場合を示すが、更に多数のフィンガ構成とすることも可能である。又各フィンガ部 52-1 ~ 52-5 は、図 13 に示す従来例のフィンガ部 152 と同様な構成を有するものであり、従って、図 3 に示す干渉レプリカ生成ユニットのパス対応の逆拡散処理部 14 と再拡散処理部 15 との割当てにも適用することができる。

## 【0042】

図 5 は高速チャネルのパス検出の説明図であり、(A) は低速チャネルの遅延プロファイルを示し、(B) は高速チャネルの遅延プロファイルを示す。(A) の低速チャネルの遅延プロファイルの場合、図 14 について説明した場合と同様に、パス検出部 59 は、低速チャネルに対しては、平均化部 57 により平均化してメモリ 58 に記憶させた遅延プロファイルを基に閾値 TH1 を設定し、この閾値 TH1 を超える受信レベルのパス P1, P2, P3 をフィンガ部に割当ててるものである。又 (B) の高速チャネルの遅延プロファイルの場合、従来例に於いては、その遅延プロファイルを基に閾値 TH2 を設定し、この閾値 TH2 を超えるパス P1, P2, P3 をフィンガ部に割当ててるものである。

## 【0043】

高速チャネルに於いては、閾値 TH2 を超えないパスの受信レベルも、低速チャネルに於けるパスの受信レベル以上となる場合があり、最大割当フィンガ数が少ない場合は干渉除去が充分でない問題がある。そこで、本発明に於いては、低速チャネルのパス検出時の閾値 TH1 をメモリ 60 に記憶しておき、パス検出部 53 に於ける高速チャネルのパス検出時に、メモリ 60 に記憶しておいた低速チャネルのパス検出用の閾値 TH1 を読出して、高速チャネルのパス検出用の閾値とするものである。

## 【0044】

従って、高速チャネルのパス検出時に、低速チャネルに於けるパス検出時の受信レベルと同等以上の受信レベルについてパス検出を行うことになり、(B)の場合に、パスP1～P5が検出される。そして、この検出したパスP1～P5対応にフィンガ部52-1～52-5を割当てて。即ち、割当フィンガ数を多くしておき、高速チャネルに対するフィンガ部を数を多くする。例えば、低速チャネルに対しては3個のフィンガ部を割当て、高速チャネルに対しては5個のフィンガ部を割当てることができる。

## 【0045】

これによって、送信電力の大きい高速チャネルに於ける干渉の除去を有効に行うことができる。又サーチャ53によるフィンガ部52-1～52-5の割当ての構成を、干渉レプリカ生成ユニット12に於ける逆拡散部14のパス対応の割当てに適用し、高速チャネルの干渉レプリカを生成することができる。即ち、低速チャネル用の干渉レプリカ生成ユニットを省略する代わりに、高速チャネル用の干渉レプリカ生成ユニットから精度の高い高速チャネルによる干渉レプリカを生成して出力することができる。

## 【0046】

図6は本発明の第1の実施の形態の無線通信装置の要部説明図であり、DS-SS-CDMA方式の基地局の受信部に相当し、図2の構成を適用した場合を示す。同図に於いて、1-1～1-mはアレーアンテナ素子、11-1～11-mは遅延回路(DL)、12-1～12-Lは高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット(AAICU)、13-1～13-mは加算器、60-1～60-kは低速ユーザのアダプティブアレー受信機(AA受信機)、61は干渉キャンセラ装置を示す。

## 【0047】

アレーアンテナ干渉レプリカ生成ユニット12-1～12-Lは、図3に示す構成を有し、高速チャネルの干渉レプリカを出力して加算器13-1～13-mに入力し、遅延回路11-1～11-mを介した受信信号から減算する。遅延回路11-1～11-mは、前述のように、アレーアンテナ干渉レプリカ生成ユニ

ット 12-1~12-L による処理時間を補償する為のものである。

【0048】

又アダプティブアレー受信機 60-1~60-k は、例えば、図 12 に示す構成を適用することができる。即ち、ビームフォーミングを行って合成した受信信号を基に復調することができる。又高速ユーザの受信機については図示を省略しているが、アレーアンテナ干渉レプリカ生成ユニット 12-1~12-L に於ける判定部 17（図 3 参照）からの判定出力を用いることができる。又シンボルレプリカは、チャネル推定値を乗算したことで、位相補正を行う前の位相情報となる為、用いることができない。又第 1 ステージ構成の場合を示すが、マルチステージ構成とすることも可能である。

【0049】

図 7 は本発明の第 2 の実施の形態の無線通信装置の要部説明図であり、図 6 に示す実施の形態より更に構成を簡単化した場合を示す。同図に於いて、71-1~71-m はアレーアンテナ素子、72 は干渉キャンセラ装置、73 は遅延回路（DL）、74-1~74-L はアレーアンテナ干渉レプリカ生成ユニット（AAICU）、75 は加算器、76-1~76-k は低速ユーザの受信機を示す。

【0050】

この実施の形態は、アレーアンテナ素子 71-1~71-m 対応の受信信号をアレーアンテナ干渉レプリカ生成ユニット 74-1~74-L に入力し、又アレーアンテナ素子 71-1~71-m の中の一つのアレーアンテナ素子 71-1 による受信信号を、遅延回路 73 と加算器 75 とを介して受信機 76-1~76-k に入力するもので、その加算器 75 に於いて、アレーアンテナ干渉レプリカ生成ユニット 74-1~74-L からの干渉レプリカを減算して、送信電力の大きい高速チャネルによる干渉を除去し、この干渉除去信号を低速ユーザの受信機 76-1~76-k に入力して復調するものである。この場合も、高速ユーザに対しては、アレーアンテナ干渉レプリカ生成ユニット 74-1~74-L に於ける判定部からの判定出力を用いることができる。

【0051】

図 8 は本発明の第 3 の実施の形態の無線通信装置の要部説明図であり、81-

1～81-mはアレーアンテナ素子、82は干渉キャンセラ装置、83-1～83-mは遅延回路(DL)、84-1～84-Lはアレーアンテナ干渉レプリカ生成ユニット(AAICU)、85-1～85-mは加算器、86-1～86-kは低速ユーザのアダプティブアレー受信機(AA受信機)、87-1～87-Lは高速ユーザのアダプティブアレー受信機(AA受信機)である。

## 【0052】

アレーアンテナ干渉レプリカ生成ユニット84-1～84-Lは、前述の各実施の形態に於けるアレーアンテナ干渉レプリカ生成ユニットと同様な構成を有するもので、アレーアンテナ素子81-1～81-m対応の受信信号をアレーアンテナ干渉レプリカ生成ユニット84-1～84-Lに入力し、高速チャネルの干渉レプリカとシンボルレプリカとを出力する。そして、生成した干渉レプリカを加算器85-1～85-mに入力し、遅延回路83-1～83-mを介したアレーアンテナ素子81-1～81-m対応の受信信号から干渉レプリカを減算し、高速チャネルによる干渉を除去した干渉除去信号を低速ユーザと高速ユーザとのアダプティブアレー受信機86-1～86-k、87-1～87-Lに入力する。これらの受信機は、例えば、図12に示す構成を用いることができる。

## 【0053】

低速ユーザのアダプティブアレー受信機86-1～86-kは、入力された干渉除去信号を用いてビームフォーミングを行った合成信号を基に復調する。又高速ユーザのアダプティブアレー受信機87-1～87-Lは、入力された干渉除去信号と、アレーアンテナ干渉レプリカ生成ユニット84-1～84-Lからのシンボルレプリカとを用いて復調する。この場合の高速ユーザのアダプティブアレー受信機87-1～87-Lは、例えば、図3に於ける逆拡散処理部14と図11に於ける逆拡散処理部11.1と図12に於ける逆拡散処理部133との構成を組合せた構成に対応する。

## 【0054】

図9は本発明の第4の実施の形態の無線通信装置の要部説明図であり、91-1～91-mはアレーアンテナ素子、92は干渉キャンセラ装置、93遅延回路(DL)、94-1～94-Lはアレーアンテナ干渉レプリカ生成ユニット(A

AICU)、95は加算器、96-1~96-kは低速ユーザの受信機、97-1~97-Lは高速ユーザの受信機である。アレーアンテナ干渉レプリカ生成ユニット94-1~94-Lは、前述の各実施の形態に於けるアレーアンテナ干渉レプリカ生成ユニットと同一の構成を有するものである。

【0055】

この実施の形態は、図7に示す実施の形態と同様に、アレーアンテナ素子91-1~91-mの中の一つのアレーアンテナ素子91-1による受信信号を遅延回路93を介して加算器95に入力し、又アレーアンテナ素子91-1~91-m対応の受信信号を入力するアレーアンテナ干渉レプリカ生成ユニット94-1~94-Lから干渉レプリカとシンボルレプリカとを出力し、その干渉レプリカを加算器95に入力し、受信信号から高速チャネルによる干渉レプリカを減算して干渉除去信号とする。

【0056】

この干渉除去信号を低速ユーザの受信機96-1~96-kと高速ユーザの受信機97-1~97-Lとに入力する。低速ユーザの受信機96-1~96-kは、低速チャネルに対する高速チャネルの干渉を除去した干渉除去信号を用いて復調する。又高速ユーザの受信機97-1~97-Lは、アレーアンテナ干渉レプリカ生成ユニット94-1~94-Lからのシンボルレプリカと干渉除去信号とを用いて復調する。

【0057】

本発明は、前述の各実施の形態にのみ限定されるものではなく、種々付加変更することができるものであり、例えば、図4に示す高速チャネルによるパス検出を低速チャネルのパス検出用の閾値TH1を用いて行うサーチの構成をそれぞれの実施の形態と組合せるように適用することもできる。

【0058】

【発明の効果】

以上説明したように、本発明は、低速チャネルと高速チャネルとを含むマルチレート伝送を行うDS-CSSMA通信システムに於ける干渉キャンセラ装置及びこの干渉キャンセラ装置を用いた無線通信装置であり、アレーアンテナ1-1~

1-mにより受信する構成とし、且つ高速チャネルによる干渉レプリカを生成するアレーアンテナ干渉レプリカ生成ユニット5を設けて、受信信号に対する高速チャネルによる干渉を除去するもので、低速チャネル対応の干渉レプリカ生成ユニットを設けることなく、高速チャネルによる干渉を除去して、低速チャネルの伝送品質の向上を図ることが可能となる。従って、マルチレート伝送の総てのチャネル対応にアレーアンテナ干渉レプリカ生成ユニットを設ける場合に比較して経済的な構成となる利点があり、且つ構成を簡単化しても、送信電力の大きい高速チャネルによる干渉を除去することができる。

【図面の簡単な説明】

【図1】

本発明の実施の形態の無線通信装置の要部説明図である。

【図2】

本発明の第1の実施の形態の干渉キャンセラ装置の要部説明図である。

【図3】

本発明の第1の実施の形態に於ける干渉レプリカ生成ユニットの説明図である。

【図4】

本発明の実施の形態のサーチャの説明図である。

【図5】

高速チャネルのパス検出の説明図である。

【図6】

本発明の第1の実施の形態の無線通信装置の要部説明図である。

【図7】

本発明の第2の実施の形態の無線通信装置の要部説明図である。

【図8】

本発明の第3の実施の形態の無線通信装置の要部説明図である。

【図9】

本発明の第4の実施の形態の無線通信装置の要部説明図である。

【図10】

従来例の干渉キャンセラ装置の要部説明図である。

【図 1 1】

従来例の干渉レプリカ生成ユニットの説明図である。

【図 1 2】

従来例のアダプティブアレー受信装置の説明図である。

【図 1 3】

従来例の R A K E 受信装置の説明図である。

【図 1 4】

フィンガ割当処理の説明図である。

【符号の説明】

1-1 ~ 1-m アレーアンテナ素子

2 無線受信部

3 干渉キャンセラ装置

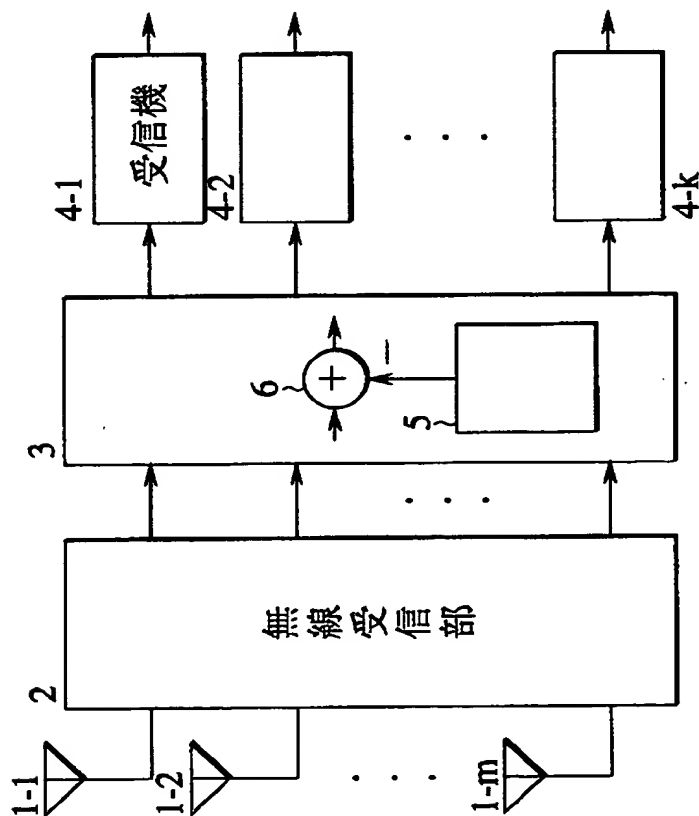
4-1 ~ 4-k 受信機



【書類名】 図面

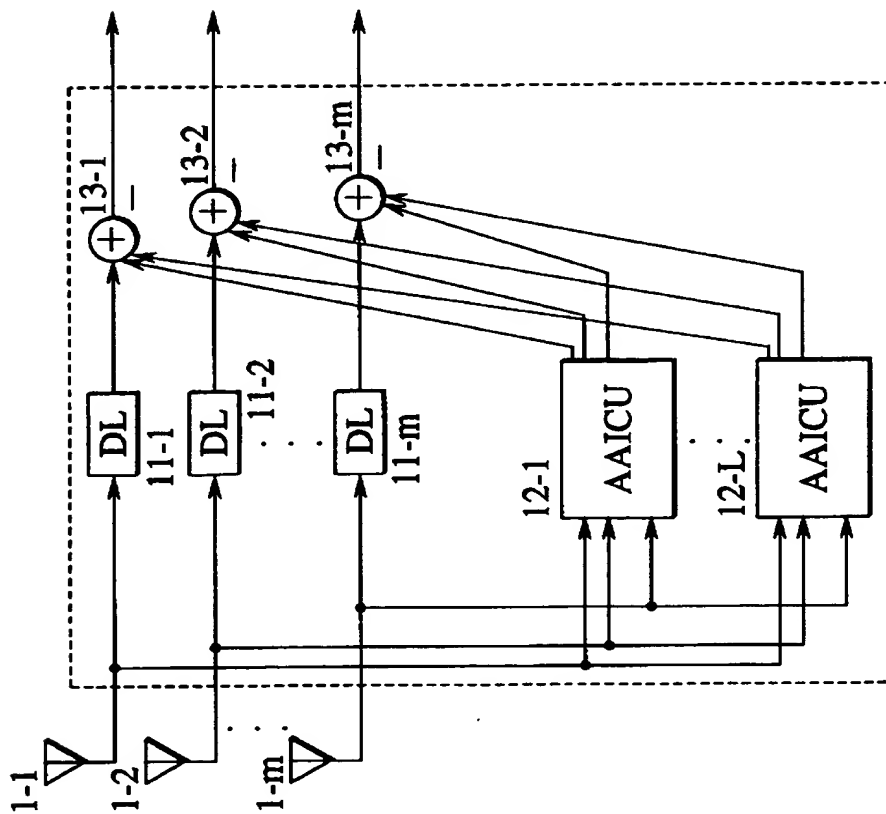
【図 1】

本発明の実施の形態の無線通信装置の要部説明図



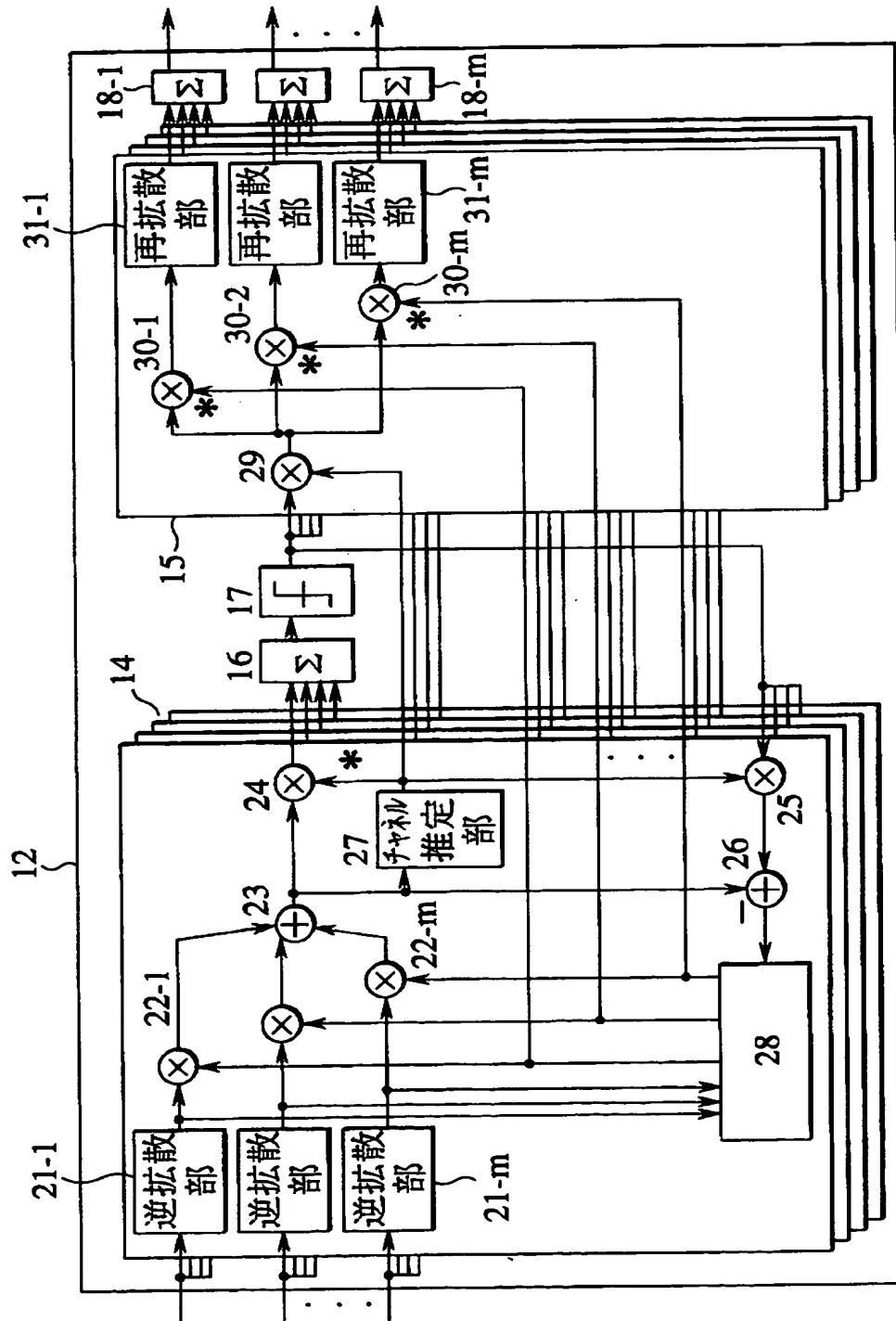
【図 2】

本発明の第1の実施の形態の  
干渉キャンセラ装置の要部説明図



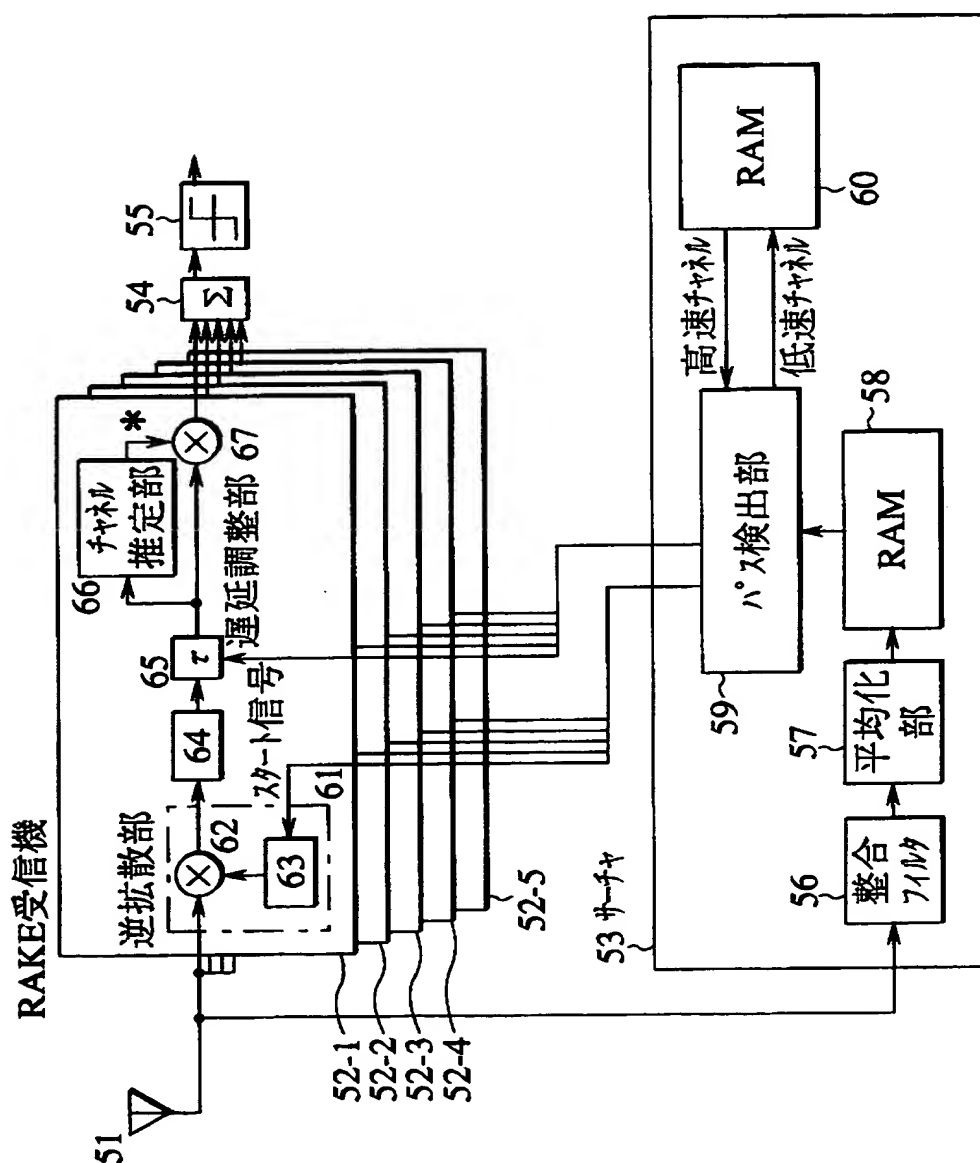
【図 3】

本発明の第1の実施の形態に於ける  
干渉レプリカ生成ユニットの説明図



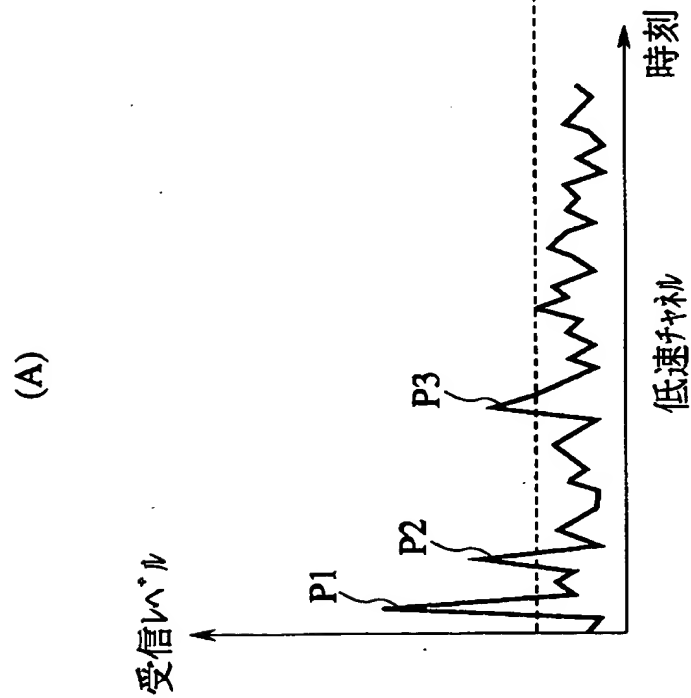
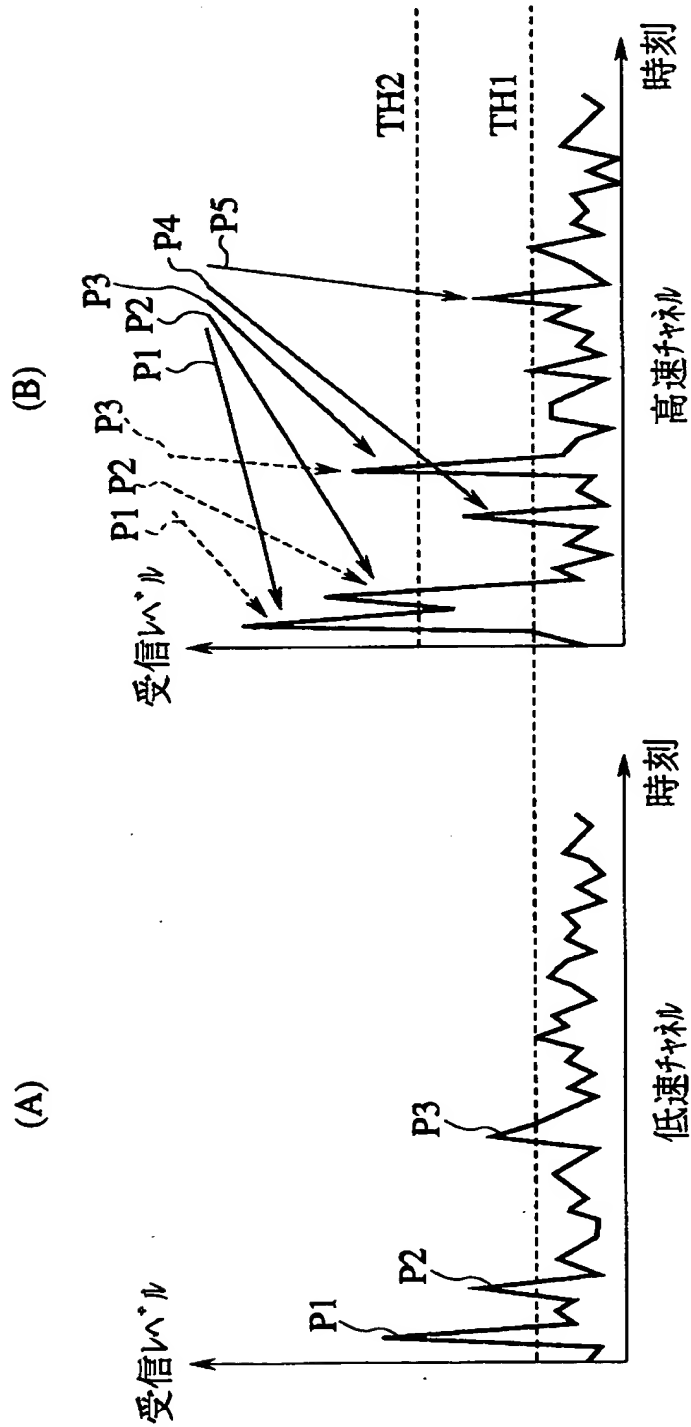
【図 4】

## 本発明の実施の形態のサーチャの説明図



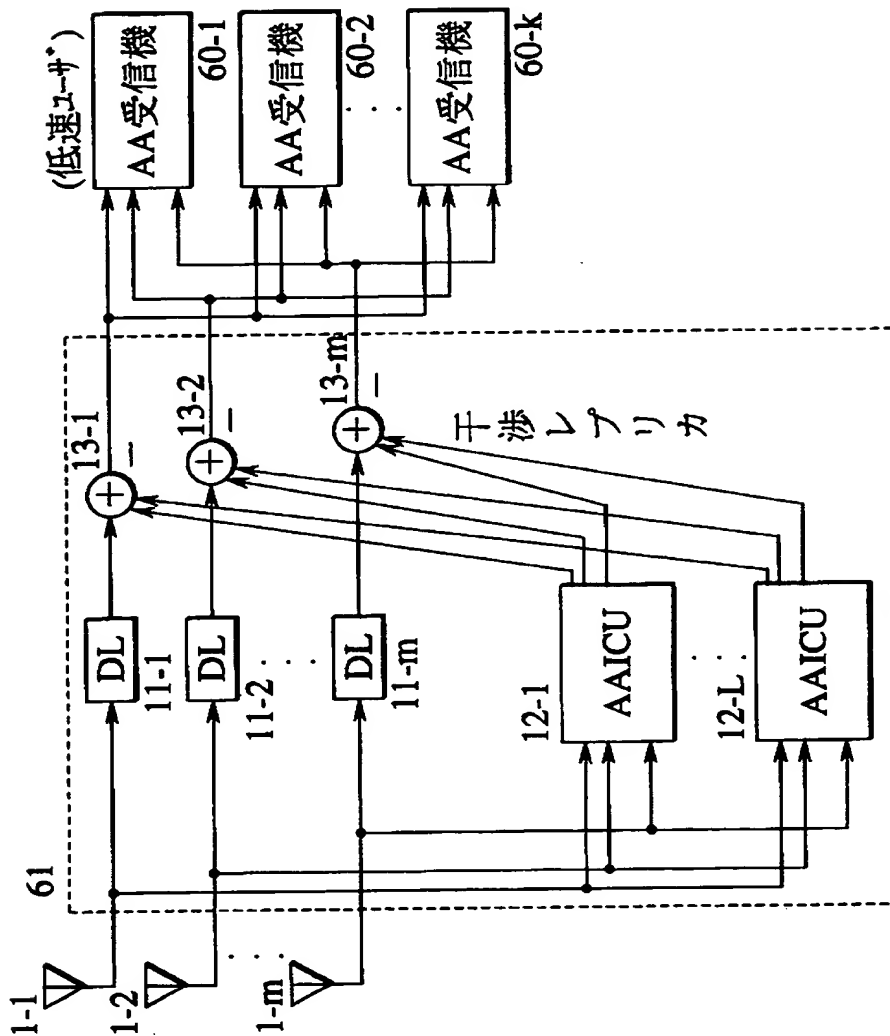
【図 5】

高速チャネルのパス検出の説明図



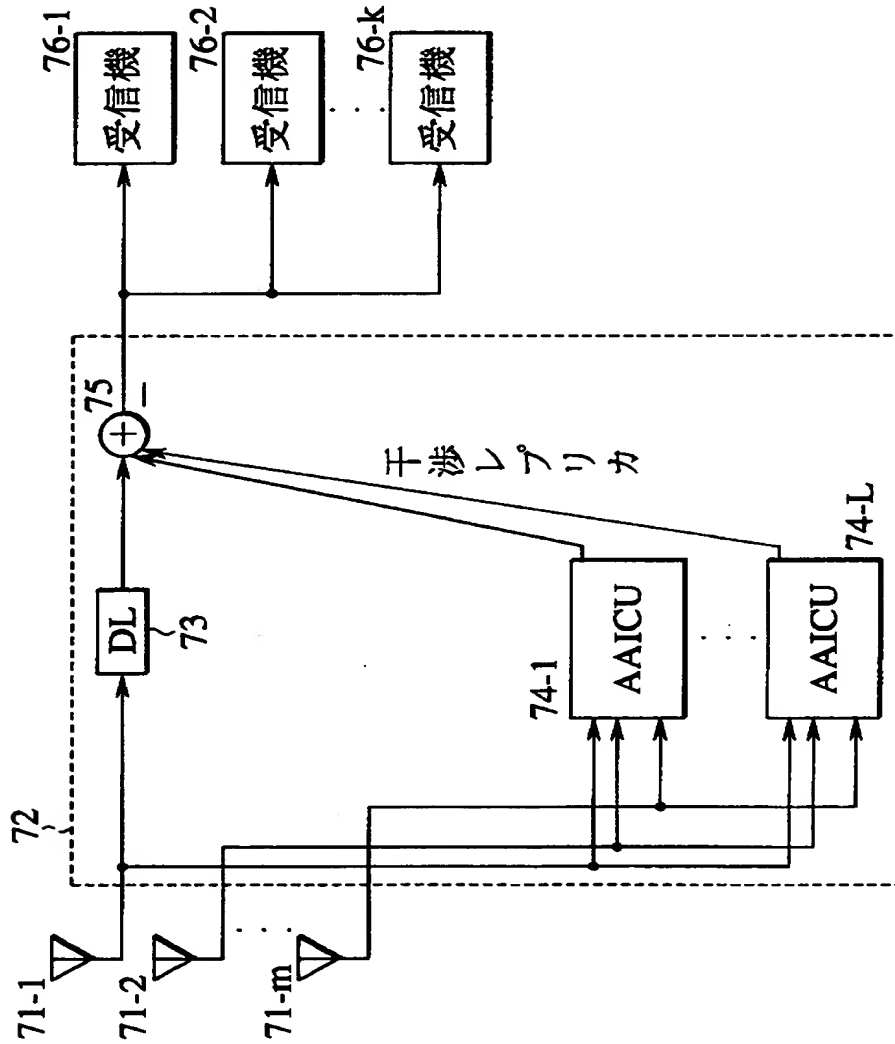
【図 6】

本発明の第1の実施の形態の  
無線通信装置の要部説明図



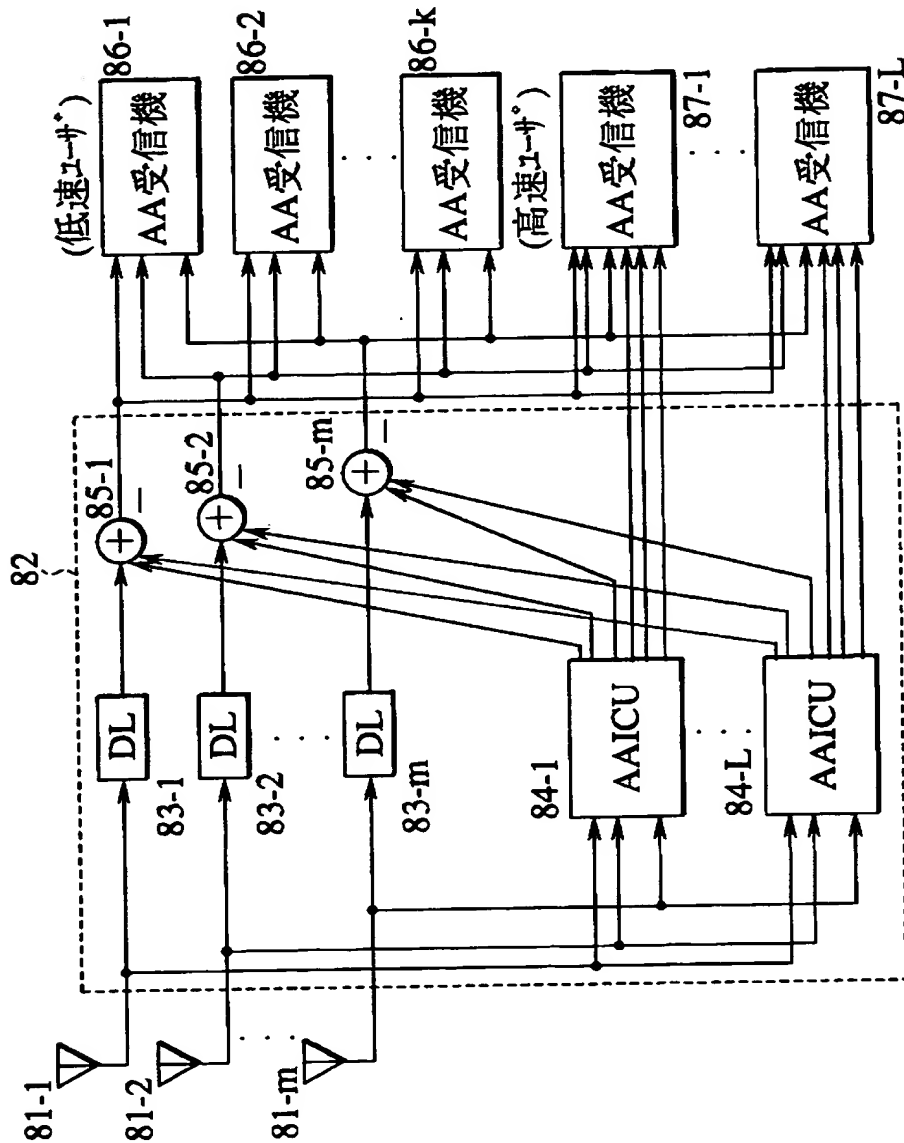
【図 7】

本発明の第2の実施の形態の  
無線通信装置の要部説明図



【図 8】

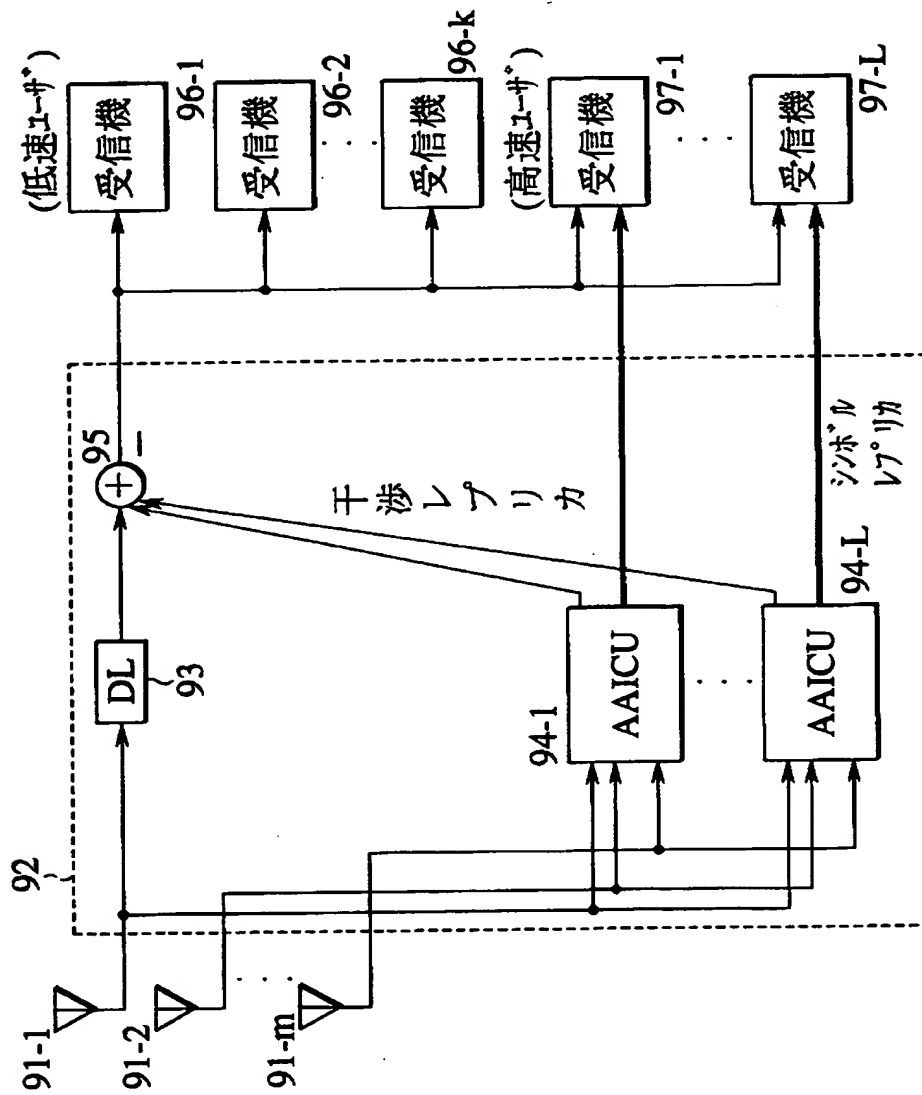
本発明の第3の実施の形態の  
無線通信装置の要部説明図





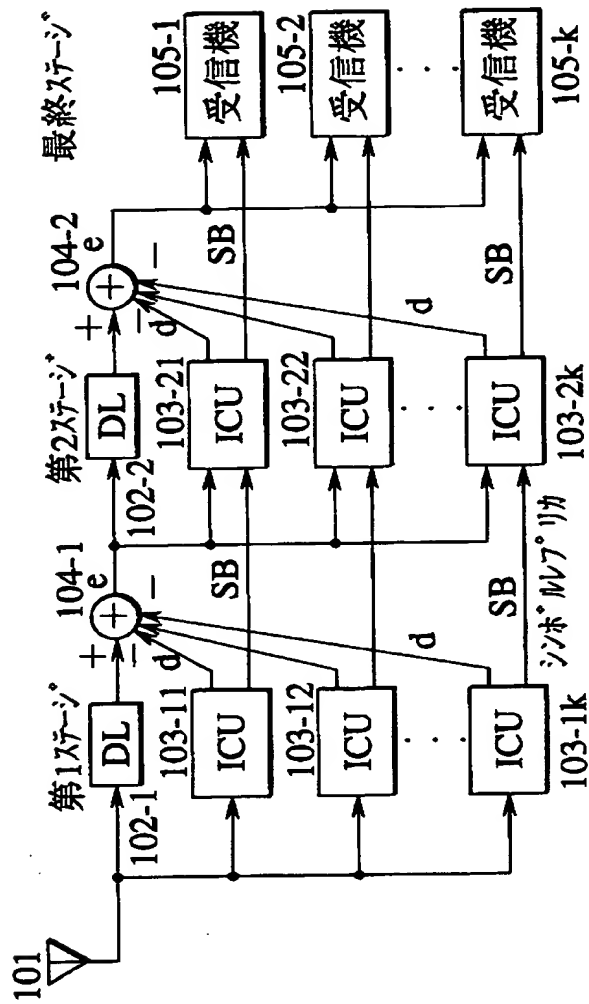
【図9】

本発明の第4の実施の形態の  
無線通信装置の要部説明図



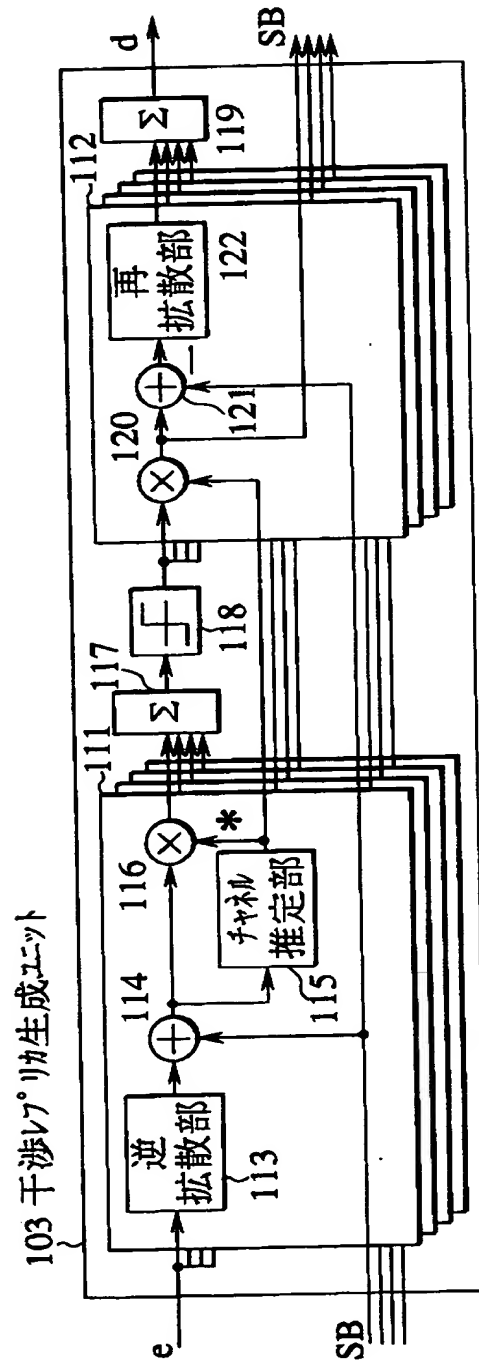
【図 10】

従来例の干渉キャンセラ装置の要部説明図



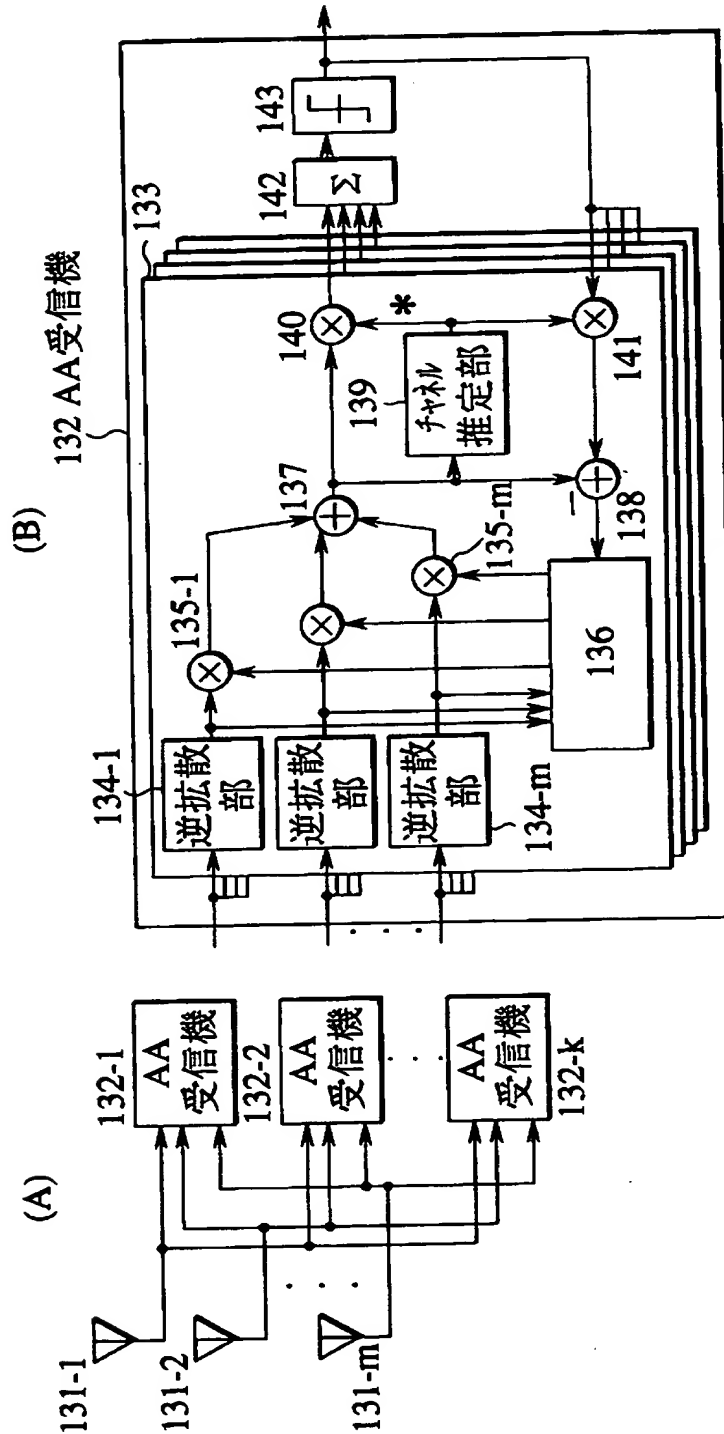
【図 1 1】

## 従来例の干渉レプリカ生成ユニットの説明図



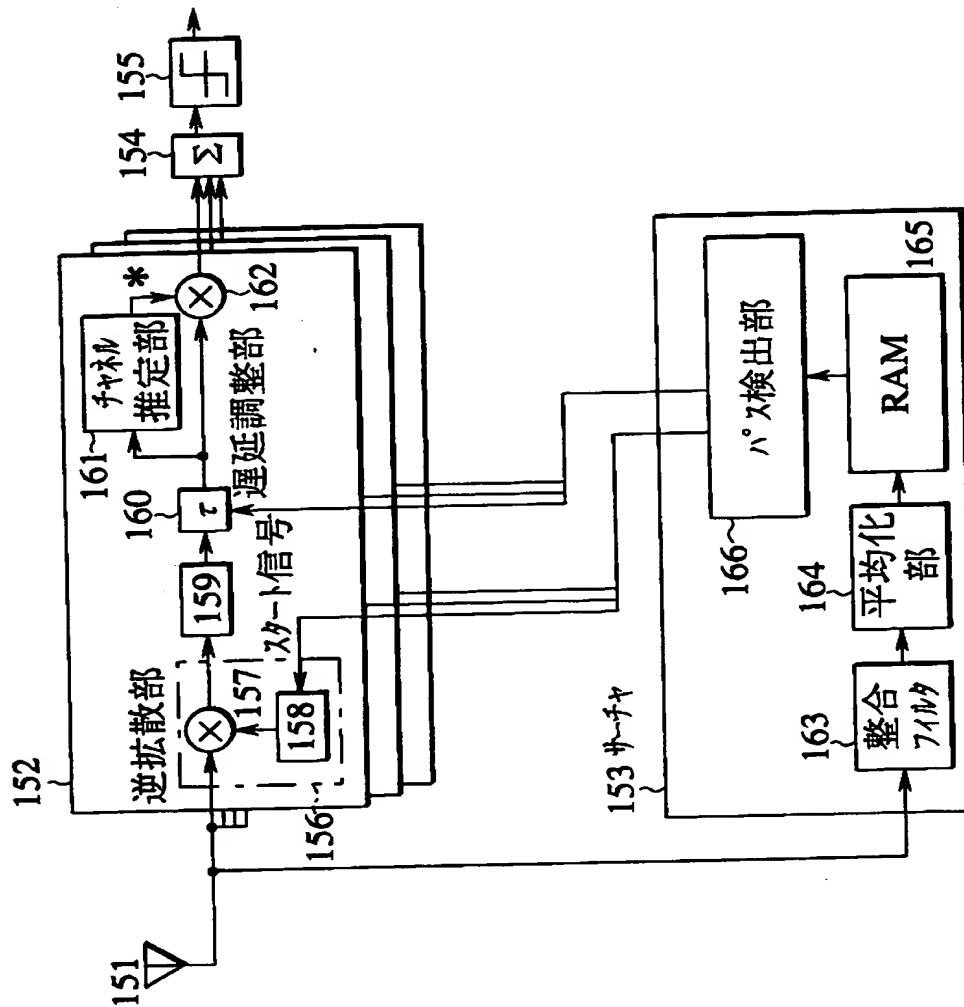
【図 12】

従来例のアダプティブアレー受信装置の説明図



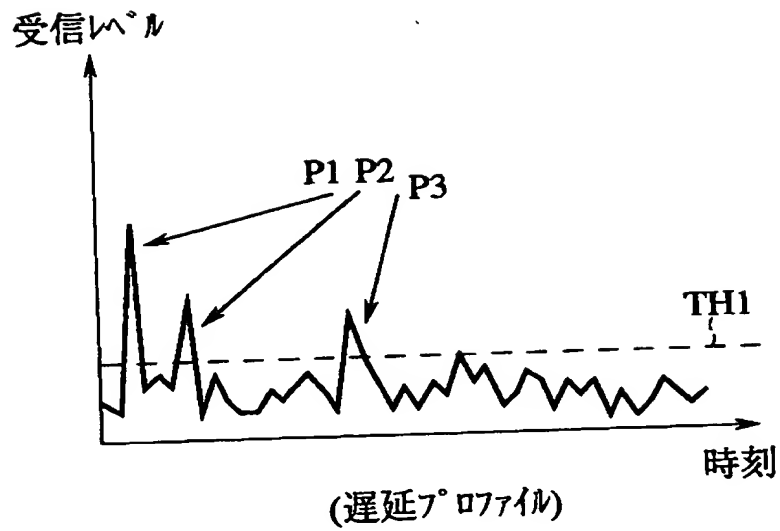
【図 13】

従来例のRAKE受信装置の説明図



【図14】

フィンガ割当処理の説明図



【書類名】 要約書

【要約】

【課題】 マルチレート伝送を行うDS-SS通信システムに於ける干渉キャンセル装置及び無線通信装置に関し、高速チャネルによる干渉を簡単な構成により除去する。

【解決手段】 少なくとも低速チャネルと高速チャネルとを含むマルチレート伝送を行うDS-SS通信システムに於いて、アレーアンテナ素子1-1～1-m対応の受信信号を入力して高速チャネルの干渉レプリカを生成する高速チャネル用のアレーアンテナ干渉レプリカ生成ユニット5と、アレーアンテナ素子1-1～1-mによる受信信号から干渉レプリカを減算した干渉除去信号を出力する加算器6とを含む干渉キャンセル装置3を有し、この干渉キャンセル装置3からの干渉除去信号を低速チャネル、高速チャネル対応の受信機4-1～4-kに入力して復調する。

【選択図】 図1

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000005223  
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号  
【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100072833  
【住所又は居所】 東京都港区虎ノ門二丁目9番11号 信和ビル4階  
【氏名又は名称】 柏谷 昭司

【代理人】

申請人  
【識別番号】 100075890  
【住所又は居所】 東京都港区虎ノ門二丁目9番11号 信和ビル4階  
【氏名又は名称】 渡邊 弘一

【代理人】

【識別番号】 100105337  
【住所又は居所】 東京都港区虎ノ門二丁目九番十一号 信和ビル4階  
テクノパ尔特許事務所内  
【氏名又は名称】 眞鍋 潔



出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社